

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-295520
(43)Date of publication of application : 10.11.1995

(51)Int.Cl. G09G 3/36
G02F 1/133

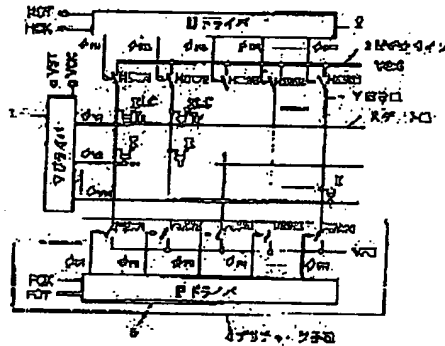
(21)Application number : 06-107598 (71)Applicant : SONY CORP
(22)Date of filing : 22.04.1994 (72)Inventor : MAEKAWA TOSHICHI
UCHINO KATSUHIDE

(54) ACTIVE MATRIX DISPLAY DEVICE AND ITS DRIVING METHOD

(57)Abstract:

PURPOSE: To suppress potential fluctuations of a video line accompanying an increase in sampling rate.

CONSTITUTION: The active matrix display device is equipped with row gate lines X, column signal lines Y, and liquid crystal pixels LC arranged at their intersection parts in a matrix. A V-driver 1 scans the respective gate lines X in line sequence and selects liquid crystal pixels LC of one line at each horizontal period. An H driver 2 samples a video signal VSIG to the respective signal lines Y in order in each horizontal period and writes the video signal VSIG in the selected liquid crystal pixels LC of one line in dot sequence. A precharging means 4 supplies a specific precharge signal VPS to the respective signal lines Y in order prior to the sequential sampling of the video signal VSIG to the respective signal lines Y. This precharging means 4 consists of plural switching elements PSW connected to end parts of the individual signal lines Y and a P driver 5 which supplies the precharge signal VPS to the respective signal lines Y by controlling the switching of the respective switching elements PSW in order.



LEGAL STATUS

[Date of request for examination] 27.04.2000
[Date of sending the examiner's decision of rejection] 17.06.2003
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3482683
[Date of registration] 17.10.2003
[Number of appeal against examiner's decision of rejection] 2003-13758

[Date of requesting appeal against examiner's decision of rejection] 17.07.2003

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-295520

(43) 公開日 平成7年(1995)11月10日

(51) Int.Cl.⁶

G 0 9 G 3/36

G 0 2 F 1/133

識別記号

5 5 0

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の枚数 7 P D (全 8 頁)

(21) 出願番号

特願平6-107598

(22) 出願日

平成6年(1994)4月22日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 前川 徹一

東京都品川区北品川6丁目7番35号 ソニ

株式会社内

(72) 発明者 内野 勝秀

東京都品川区北品川6丁目7番35号 ソニ

株式会社内

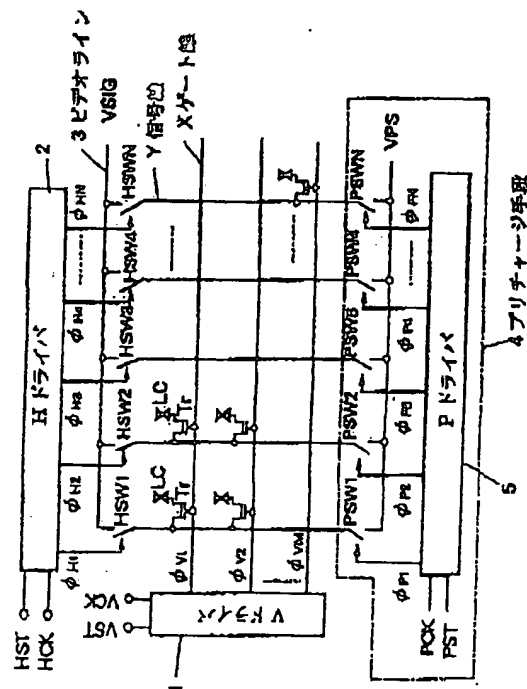
(74) 代理人 弁理士 鈴木 昭敏

(54) 【発明の名称】 アクティブマトリクス表示装置及びその駆動方法

(67) 【要約】

【目的】 サンプリングレートの高速化に伴うビデオラインの電位揺れを抑制する。

【構成】 アクティブマトリクス表示装置は行状のゲート線Xと、列状の信号線Yと、両者の各交差部に配された行列状の液晶画素LCとを備えている。Vドライバ1は各ゲート線Xを線順次走査し一水平期間毎に一行分の液晶画素LCを選択する。Hドライバ2は一水平期間内で映像信号V S I Gを各信号線Yに順次サンプリングし選択された一行分の液晶画素LCに点順次で映像信号V S I Gの書き込みを行なう。プリチャージ手段4は各信号線Yに対する映像信号V S I Gの順次サンプリングに先行して、所定のプリチャージ信号V P Sを各信号線Yに順次供給する。このプリチャージ手段4は個々の信号線Yの端部に接続した複数のスイッチング素子P S Wと、各スイッチング素子P S Wを順次開閉制御して各信号線Yにプリチャージ信号V P Sを供給するPドライバ5とからなる。



【特許請求の範囲】

【請求項1】 行状のゲート線と、列状の信号線と、両者の各交差部に配された行列状の画素と、各ゲート線を線順次走査し一水平期間毎に一行分の画素を選択する垂直走査回路と、一水平期間内で映像信号を各信号線に順次サンプリングし選択された一行分の画素に点順次で映像信号の書き込みを行なう水平走査回路とを有するアクティブマトリクス表示装置であって、各信号線に対する映像信号の順次サンプリングに先行して所定のプリチャージ信号を各信号線に順次供給するプリチャージ手段を備えた事を特徴とするアクティブマトリクス表示装置。

【請求項2】 前記プリチャージ手段は、個々の信号線の端部に接続した複数のスイッチング素子と、各スイッチング素子を順次開閉制御して各信号線にプリチャージ信号を供給する制御手段とからなる事を特徴とする請求項1記載のアクティブマトリクス表示装置。

【請求項3】 前記制御手段は該水平走査回路とは別に設けられた追加の水平走査回路からなり、各スイッチング素子を順次開閉制御する事を特徴とする請求項2記載のアクティブマトリクス表示装置。

【請求項4】 前記制御手段は該水平走査回路に組み込まれており、その出力を分配して各スイッチング素子を順次開閉制御する事を特徴とする請求項2記載のアクティブマトリクス表示装置。

【請求項5】 前記プリチャージ手段は、白レベルと黒レベルの間で変化する映像信号に対して灰レベルを有するプリチャージ信号を供給する事を特徴とする請求項1記載のアクティブマトリクス表示装置。

【請求項6】 前記プリチャージ手段は、映像信号と同一極性で且つ同一波形を有するプリチャージ信号を供給する事を特徴とする請求項1記載のアクティブマトリクス表示装置。

【請求項7】 行状のゲート線と、列状の信号線と、両者の各交差部に配された行列状の画素とを有するアクティブマトリクス表示装置の駆動方法であって、各ゲート線を線順次走査し一水平期間毎に一行分の画素を選択する垂直走査と、一水平期間内で映像信号を各信号線に順次サンプリングし選択された一行分の画素に点順次で映像信号の書き込みを行なう水平走査と、各信号線に対する映像信号の順次サンプリングに先行して所定のプリチャージ信号を各信号線に順次供給するプリチャージとを行なう事を特徴とするアクティブマトリクス表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はアクティブマトリクス表示装置及びその駆動方法に関する。より詳しくは、点順次駆動におけるビデオラインの電位揺れ防止技術に関す

る。

【0002】

【従来の技術】 図8を参照して従来のアクティブマトリクス表示装置の構成を簡潔に説明する。アクティブマトリクス表示装置は行状のゲート線Xと、列状の信号線Yと、両者の各交差部に配された行列状の液晶画素LCとを有している。個々の液晶画素LCは薄膜トランジスタTrにより駆動される。Vドライバ（垂直走査回路）101は各ゲート線Xを線順次走査し一水平期間（1H）毎に一行分の液晶画素LCを選択する。Hドライバ（水平走査回路）102は1H内で映像信号VSI Gを各信号線Yに順次サンプリングし、選択された一行分の液晶画素LCに点順次で映像信号VSI Gの書き込みを行なう。具体的には、各信号線Yは水平スイッチHSWを介してビデオラインに接続されシグナルドライバ103から映像信号VSI Gの供給を受ける一方、Hドライバ102は順次水平サンプリングパルス ϕH_1 、 ϕH_2 、 ϕH_3 、…、 ϕH_N を出力し各水平スイッチHSWの開閉制御を行なう。

【0003】

【発明が解決しようとする課題】 図9はサンプリングパルスの波形を表わしている。アクティブマトリクス表示装置の高精細化が進むにつれてサンプリングレートが高速化され、サンプリングパルス幅 τ_H がばらつくようになる。サンプリングパルスが出力されると対応する水平スイッチHSWが開閉されビデオラインから映像信号VSI Gが対応する信号線Yにサンプリングホールドされる。各信号線Yには容量成分があり映像信号VSI Gのサンプリングにより充放電が生じる。この結果ビデオラインの電位が変動する。前述した様にサンプリングレートが高速化されるとサンプリングパルス幅 τ_H がばらつく為各信号線Yに対する充放電が一定せず、ビデオラインの電位が揺れる。これが縦筋の固定パターンとなって現われ表示画像品位を著しく損なうという課題がある。通常のNTSC規格に従った表示の場合、サンプリングレートは比較的低くビデオラインの電位揺れが治まってから次のサンプリングパルスが立ち下がるタイミングとなる為、前の信号線に悪影響を与えないで縦筋の固定パターンは現われない。しかしながら、HDTVや倍速NTSCになると、サンプリングレートは極端に上昇しビデオラインの電位揺れを有効に抑えるのが困難な状況にある。サンプリングパルスは一般にTF Tで構成されたシフトレジスタ等からなるHドライバで作成される。TF Tは単結晶シリコントランジスタに比ベモビリティが低く又各物理定数のばらつきも大きい為、この回路で作られるサンプリングパルスを精密に制御する事は困難である。又、サンプリングパルス幅のばらつきに加え、水平スイッチHSWのオン抵抗にもある程度ばらつきが生じる。これにより、信号線Yの充放電特性に変動が生じ、ビデオラインの電位が揺れる為、これが実際の映像信号

3
V S I Gに重畳され縦筋状になって現われ画像の表示品位を著しく損なう。

【0004】

【課題を解決するための手段】上述した従来の技術の課題に鑑み、本発明はサンプリングレートの高速化に伴なって発生するビデオラインの電位揺れを効果的に抑制する事を目的とする。かかる目的を達成する為に以下の手段を講じた。即ち、本発明にかかるアクティブマトリクス表示装置は基本的な構成として、行状のゲート線と、列状の信号線と、両者の各交差部に配された行列状の画素とを備えている。又垂直走査回路を備えており、各ゲート線を線順次走査し一水平期間毎に一行分の画素を選択する。さらに水平走査回路を備えており、一水平期間内で映像信号を各信号線に順次サンプリングし選択された一行分の画素に点順次で映像信号の書き込みを行なう。本発明の特徴事項としてプリチャージ手段を備えており、各信号線に対する映像信号の順次サンプリングに先行して所定のプリチャージ信号を各信号線に順次供給する。

【0005】具体的には、前記プリチャージ手段は個々の信号線の端部に接続した複数のスイッチング素子と、各スイッチング素子を順次開閉制御して各信号線にプリチャージ信号を供給する制御手段とからなる。この制御手段は該水平走査回路とは別に設けられた追加の水平走査回路からなり、各スイッチング素子を順次開閉制御する。あるいは、前記制御手段は該水平走査回路に組み込まれており、その出力を分配して各スイッチング素子を順次開閉制御する構成であっても良い。

【0006】前記プリチャージ手段は白レベルと黒レベルの間で変化する映像信号に対して灰レベルを有するプリチャージ信号を供給する。あるいは、前記プリチャージ手段は映像信号と同一極性で且つ同一波形を有するプリチャージ信号を供給する様にしても良い。

【0007】本発明はアクティブマトリクス表示装置の駆動方法をも包含する。即ち、本発明にかかる駆動方法は、各ゲート線を線順次走査し一水平期間毎に一行分の画素を選択する垂直走査と、一水平期間内で映像信号を各信号線に順次サンプリングし選択された一行分の画素に点順次で映像信号の書き込みを行なう水平走査と、各信号線に対する映像信号の順次サンプリングに先行して所定のプリチャージ信号を各信号線に順次供給するプリチャージとを行なう事を特徴とする。

【0008】

【作用】本発明によれば、各信号線の充放電はプリチャージ信号で殆ど済ませてしまい、映像信号をサンプリングする場合の充放電はプリチャージレベルと信号レベルの差分のみで発生する構成となっている。従って、従来に比し映像信号を供給するビデオラインの電位揺れが抑制され、画像品位上問題となる縦筋の固定パターンを除去できる。特に、本発明ではプリチャージ信号が所謂点順

次で各信号線へサンプリングされる。一斉にプリチャージ信号を全信号線にサンプリングホールドする場合と比較すると、ゲート線や電源ラインの電位揺れが少なくなる。又、プリチャージ手段の駆動能力も小さなもので良い。

【0009】

【実施例】以下図面を参照して本発明の好適な実施例を詳細に説明する。図1は本発明にかかるアクティブマトリクス表示装置の第1実施例を示す回路図である。本アクティブマトリクス表示装置は行状のゲート線Xと、列状の信号線Yと、両者の各交差部に配された行列状の液晶画素LCとを備えている。本実施例では電気光学物質として液晶を利用した画素LCを備えているが、本発明はこれに限られるものではなく他の電気光学物質を用いても良い。個々の液晶画素LCに対応して駆動用の薄膜トランジスタTrが設けられている。薄膜トランジスタTrのソース電極は対応する信号線Yに接続され、ゲート電極は対応するゲート線Xに接続され、ドレイン電極は対応する液晶画素LCに接続されている。

【0010】Vドライブ1が設けられており、各ゲート線Xを線順次走査し一水平期間毎に一行分の液晶画素LCを選択する垂直走査回路を構成する。具体的には、Vドライブ1は垂直クロック信号VCKに同期して垂直スタート信号VSTを順次伝送し選択パルスφV1、φV2、…、φVnを各ゲート線Xに出力する。これにより、薄膜トランジスタTrが開閉制御される。

【0011】又、Hドライブ2を備えており、一水平期間内で映像信号V S I Gを各信号線Yに順次サンプリングし、選択された一行分の液晶画素LCに点順次で映像信号V S I Gの書き込みを行なう水平走査回路を構成する。具体的には、各信号線Yの一端には水平スイッチング素子HSW1、HSW2、HSW3、HSW4、…、HSWNが設けられており、各々ビデオライン3に接続され映像信号V S I Gの供給を受ける。一方Hドライブ2は所定の水平クロック信号HCKに同期して水平スタート信号HSTを順次伝送し、サンプリングパルスφH1、φH2、φH3、φH4、…、φHnを出力する。これらのサンプリングパルスは対応する水平スイッチング素子を開閉制御し、個々の信号線Yに映像信号V S I Gをサンプリングホールドする。

【0012】本発明の特徴事項としてプリチャージ手段4を備えており、各信号線Yに対する映像信号V S I Gの順次サンプリングに先行して、所定のプリチャージ信号VPSを各信号線Yに順次供給し、サンプリングによる各信号線Yの充放電を抑制する。これにより、ビデオライン3の電位揺れが少なくなる。具体的には、プリチャージ手段4は個々の信号線Yの端部に接続した追加のスイッチング素子PSW1、PSW2、PSW3、PSW4、…、PSWNを有している。又、Pドライブ5を有しており、追加のスイッチング素子PSWを順次開閉

(4)

特開平7-295520

5

制御して各信号線Yにプリチャージ信号VPSを供給する制御手段を構成している。具体的には、Pドライバ5はHドライバ2と同様の構成を有しており、水平クロック信号PCKに同期して水平スタート信号PSTを順次転送し、プリチャージ用のサンプリングパルス $\phi P1$ 、 $\phi P2$ 、 $\phi P3$ 、 $\phi P4$ 、 \dots 、 ϕPn を出力する。これらプリチャージ用のサンプリングパルスにより追加の水平スイッチング素子PSWが順次開閉制御される。本実施例では制御手段がHドライバ2とは別に設けられたPドライバ5からなる水平走査回路で構成され、各スイッチング素子PSWを順次開閉制御する構成になっている。なお、Hドライバ2やPドライバ5等の水平走査回路はシフトレジスタを基本構成とし、薄膜トランジスタあるいは単結晶シリコントランジスタを集積形成したものである。又、映像信号サンプリング用のスイッチング素子HSWやプリチャージ信号サンプリング用のスイッチング素子PSWは、NMOS、PMOS、CMOS等で構成する事ができる。又、本実施例ではHドライバ2とPドライバ5は信号線Yの両端側に分かれて配設されているが、Hドライバ2とPドライバ5を同一側に集積形成しても良い。この場合には水平スイッチHSWとPSWも信号線Yの一端側に設けられる事になる。

【0013】次に、図2を参照して図1に示したアクティブマトリクス表示装置の動作を詳細に説明する。前述した様にPドライバ5は水平クロック信号PCKに同期してスタート信号PSTを順次転送し、プリチャージ用のサンプリングパルス $\phi P1$ 、 $\phi P2$ 、 $\phi P3$ 、 $\phi P4$ を出力する。同様にHドライバ2も水平クロック信号HCKに同期して水平スタート信号HSTを順次転送し、サンプリングパルス $\phi H1$ 、 $\phi H2$ 、 $\phi H3$ を出力する。本実施例ではHCK、PCKともに同一の水平クロック信号を用いている。一方、水平スタート信号はPSTが先発しHSTが次発となる。これにより、プリチャージ信号用のサンプリングパルスは映像信号用のサンプリングパルスに比べ常に1サンプリングタイミングだけ先行する事になる。

【0014】Hドライバ2側には映像信号VSIGが供給され、Pドライバ5側にはプリチャージ信号VPSが供給される。図2のタイミングチャートに示す様に、映像信号VSIGは白レベルと黒レベルの間で変化する波形となっている。一方、プリチャージ信号VPSは灰レベルの一定電位を有している。なおこれに代えて、映像信号VSIGと同一極性で且つ同一波形を有するプリチャージ信号VPSを用いても良い。VSIGとVPSで同一の波形を用いるとサンプリング時における信号線の充放電量が極端に少なくなり、ビデオライン3の電位揺れを極めて効果的に抑制できる。但し、VSIGとVPSで同一の波形を用いる場合でも、共通のビデオドライバから信号を分岐するのではなく、夫々別の信号源を用意する必要がある。一方、プリチャージ信号として灰レ

6

ベルの一定電圧波形を用いた場合には、映像信号のサンプリング時若干の充放電が信号線に生じるが、1H反転駆動の場合等反対極性の映像信号を書き込むのに比べ、信号線の充放電量は顕著に減少できる。

【0015】図2に示したタイミングチャートの最下段に、各信号線Yの電位VY1、VY2、VY3の変動を表わす。最初の信号線Y1に着目すると、 $\phi H1$ が出力される前に $\phi P1$ が出力されるので、信号線Y1には先ずプリチャージレベルがサンプリングされ、その後映像信号レベルがサンプリングされる。この動作を2番目以降の信号線にも順次進める事で縦筋の除去された高品位表示が得られる。本発明では、Y1、Y2、Y3...への充放電はプリチャージ信号VPSを用いて殆ど済ませてしまい、VSIGによる充放電はプリチャージレベルと映像信号レベルの差分のみで発生する構成となっている。この時、プリチャージ信号VPSは所謂点順次で各信号線Yへサンプリングされる。この方式のメリットは、一気にプリチャージ信号VPSが全信号線にサンプリングホールドされる事によるゲート線X及び電源ラインの揺れがない事である。又、プリチャージ信号VPSのラインから見た負荷容量が小さくなる為、プリチャージ信号ラインの抵抗、追加されたスイッチング素子PSWのサイズ、Pドライバの駆動能力等何れも小さくする事ができる。

【0016】図3は、本発明にかかるアクティブマトリクス表示装置の第2実施例を示す回路図である。基本的には、図1に示した第1実施例と同様の構成を有しており、対応する部分には対応する参照番号を付して理解を容易にしている。本実施例では各信号線Yの一端側に、映像信号VSIGのサンプリング用スイッチング素子HSWとプリチャージ信号VPSのサンプリング用スイッチング素子PSWが設けられている。これらのスイッチング素子HSW、PSWはHドライバ2によって共通に開閉制御される。即ち、本実施例は先の実施例と異なりプリチャージ信号VPSのサンプリングホールドに用いるPドライバが省略されており構成がより簡略化している。Hドライバ2の各段から出力されるサンプリングパルスDは当該段に対応するHSWの開閉制御に用いられると同時に、次段に属するPSWの開閉制御を同時に行なう。換言すると、制御手段が水平走査回路に組み込まれており、そのサンプリングパルス出力を適切に分配して各スイッチング素子HSW、PSWを順次開閉制御している。

【0017】図4のタイミングチャートを参照して、図3に示した第2実施例の動作を詳細に説明する。先ず最初にHドライバ2が第1のサンプリングパルスD1を出力するとPSW1が開閉制御される。続いて第2のサンプリングパルスD2が出力されるとHSW1及びPSW2が同時に開閉制御される。これから明らかな様に、第1の信号ラインY1に着目すると、PSW1が開閉駆動

された後HSW1が開閉駆動される事になる。さらに第3のサンプリングパルスD3が出力されるとHSW2及びPSW3が同時に開閉駆動される。最後にDNが出力されるとHSWN-1とPSWNが同時に開閉駆動される。これらスイッチング素子HSW、PSWの開閉駆動に応じて、ビデオライン3から供給される映像信号VSI G及びプリチャージライン6から供給されるプリチャージ信号VPSが各信号ラインYにサンプリングホールドされる。例えば、第1の信号ラインに現われる電位VY1に着目すると、PSW1がオンになるプリチャージ期間にVPSがサンプリングホールドされ、続いてHSW1がオンになる映像信号書き込み期間にVSI Gがサンプリングされる。又2番目の信号ラインに現われる電位VY2に着目すると、PSW2がオンになるタイミングでプリチャージレベルが書き込まれ、HSW2が続いてオンになるタイミングで映像信号レベルが書き込まれる事になる。

【0018】この様に本実施例では、信号線Yへの充放電はプリチャージライン6を介して殆ど済ませてしまい、ビデオライン3を介しての充放電はプリチャージレベル(VPS)と映像信号レベル(VSI G)の差分のみでしかない為、ビデオライン3の電位揺れが低減され縦筋固定バタが改善できる。なお、本実施例ではHドライブ2の一段前からPSW駆動用のサンプリングパルスを取り出しているが、本発明はこれに限られるものではない。映像信号の極性が変わらない時間帯である限り、Hドライブ2の何段前から取り出しても構わない。本実施例では、プリチャージが点順次で各信号線へ行なわれる為、一気にプリチャージ信号VPSが全信号線に書き込まれる事による画質への副作用がなくなる。例えば、プリチャージ信号を一斉に全信号線に対してサンプリングホールドすると、容量結合によりゲート線の電位が揺らぎ先に液晶画素に書き込まれた映像信号のリーク等が生じ、シェーディングや横筋の原因となる。最悪の場合には、書き込まれた電荷の漏れ出しによりノーマリホホワイトモードの場合短点欠陥が生じる。ゲート線の電位揺れが抑制できるだけでなく、電源ラインや接地ラインの揺れもなく動作マージンが広がる。その上、プリチャージライン6から見た容量が小さい為、設計マージンが広がる。これらによって高画質が得られ且つ駆動マージンが広がる事になる。

【0019】図5は、図3に示した第2実施例の具体的な構成例を示す回路図である。図示する様にこの具体例ではHSW及びPSWがトランスマッションゲートで構成されている。又、Hドライブ2はHシフトレジスタ7と、その各段に接続された出力ゲート8とから構成されている。出力ゲート8はHシフトレジスタ7からの出力に基づきサンプリングパルス及びその反転パルスを形成し、各HSW及びPSWを開閉駆動する。前述した様に、PSWに印加されるサンプリングパルスはHシフト

レジスタ7の一段前から供給される為プリチャージ信号VPSの点順次サンプリングホールドが、映像信号VSI Gの点順次サンプリングに先立って行なわれる。

【0020】図6は図5に示した具体例の変形を示しており、対応する部分には対応する参照番号を付して理解を容易にしている。基本的な構成は図5に示した具体例と同様である。異なる点は、PSWに印加されるサンプリングパルスが一段前ではなく二段前のHシフトレジスタ7から供給される事である。一般に、VSI G及びVPSの極性が反転しない時間であれば、PSWに印加されるサンプリングパルスをHシフトレジスタの何段前からとっても構わない。

【0021】最後に図7を参照して、図6に示した具体例の動作を詳細に説明する。上述した様に、Hシフトレジスタ7から出力ゲート8を介してサンプリングパルスD1、D2、D3、D4、…、DNが順次出力される。D1が出力された時PSW1がオンになる。次にD2が出力された時PSW2がオンになる。続いてD3が出力された時PSW3及びHSW1がオンになる。さらにD4が出力された時PSW4及びHSW2がオンになる。最後にDNが出力された時PSWN及びHSWN-2がオンになる。一方、VSI Gは映像情報に応じて信号レベルが変化する波形を有している。本例では1H反転駆動を行なう為、その極性は1H毎に反転する。これと併せて、所定のプリチャージレベルを有するVPSも1H毎に反転する。

【0022】第1の信号線に現われる電位VY1に着目すると、D1が出力されPSW1がオンになるプリチャージ期間に、プリチャージレベルが書き込まれる。続いて1サンプリングタイミングを経過した後D3の出力に応じてHSW1がオンになる実映像信号書き込み期間に信号レベルがサンプリングホールドされる。この際第1の信号線の充放電量はプリチャージレベルと信号レベルの差分となり小さく抑える事ができる。特に、プリチャージ信号VPSとして映像信号VSI Gと同一波形を用いた場合には上述した差分は殆どなくなる。次に第2の信号線に現われる電位VY2に着目すると、D2に応じてPSW2がオンとなるプリチャージ期間にプリチャージレベルが書き込まれ、1サンプリングタイミングをおいてD4に応じHSW2がオンになる実映像信号書き込み期間に信号レベルがサンプリングホールドされる。第3の信号線に現われる電位VY3についても同様である。

【0023】

【発明の効果】以上説明した様に、本発明によれば、各信号線に対する映像信号の順次サンプリングに先行して所定のプリチャージ信号を各信号線に順次供給し、サンプリングによる各信号線の充放電を抑制する。これにより、ビデオラインの電位揺れ(ノイズ)が大幅に低減される為、表示画像から縦筋の固定バタが除けるという

(6)

特開平7-295520

10

効果がある。又、プリチャージを点順次に行なう為、シェーディングや横筋パタンが抑制でき、同じく画像品位が改善されるという効果がある。同様な理由により、電源ラインや接地ラインの電位揺れがなくなり動作マージンが広がるという効果がある。プリチャージにより縦筋の固定パタンを除去できる為、サンプリングパルス幅の微妙なばらつきを問題にする必要がなくなり、水平走査回路の設計マージンが広がるという効果がある。同様な理由により電源電圧を下げる事ができる為消費電力が節減できるという効果がある。

【図面の簡単な説明】

【図1】本発明にかかるアクティブマトリクス表示装置の第1実施例を示す回路図である。

【図2】第1実施例の動作説明に供するタイミングチャートである。

【図3】本発明にかかるアクティブマトリクス表示装置の第2実施例を示す回路図である。

【図4】第2実施例の動作説明に供するタイミングチャ

ートである。

【図5】第2実施例の具体的な構成例を示す回路図である。

【図6】第2実施例の他の具体的な構成例を示す回路図である。

【図7】図6に示した構成の動作説明に供するタイミングチャートである。

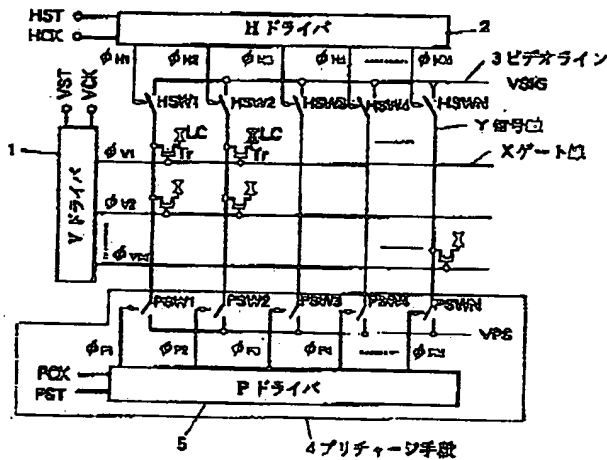
【図8】従来のアクティブマトリクス表示装置の構成を示す回路図である。

10 【図9】課題説明に供する波形図である。

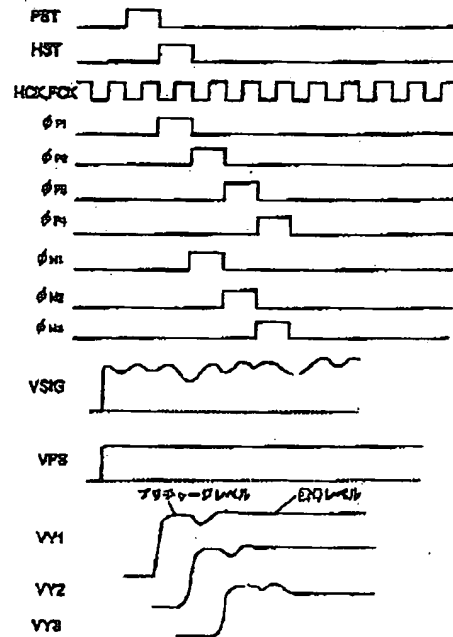
【符号の説明】

- 1 Vドライバ
- 2 Hドライバ
- 3 ビデオライン
- 4 プリチャージ手段
- 5 Pドライバ
- 6 プリチャージライン

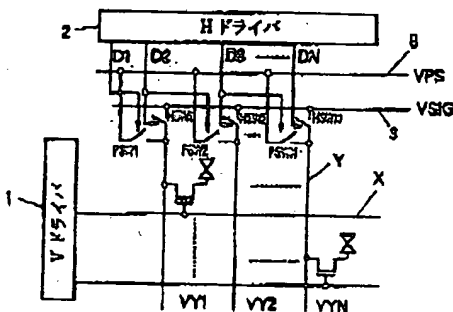
【図1】



【図2】



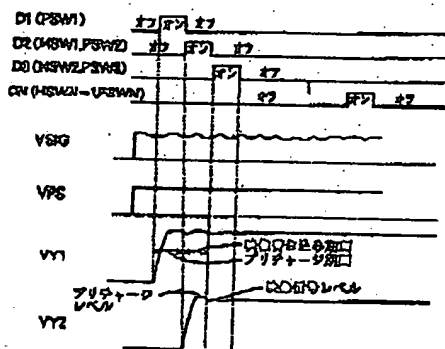
【図3】



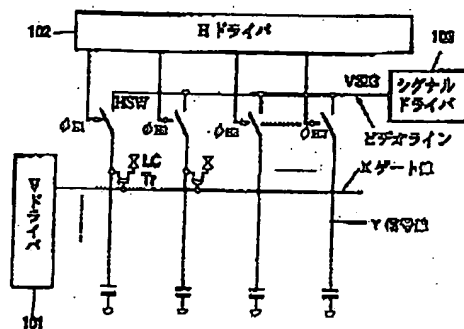
(7)

特開平7-295520

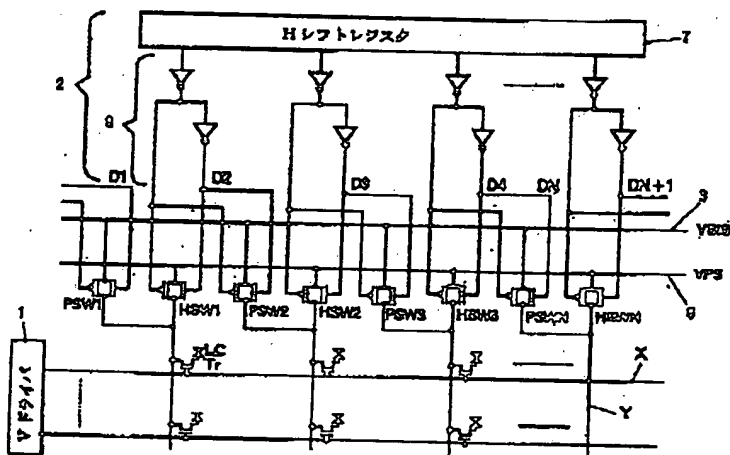
【図4】



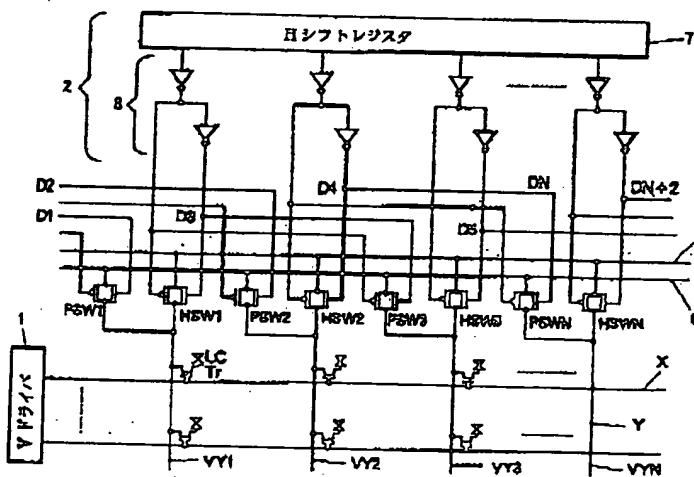
【図8】



【図5】



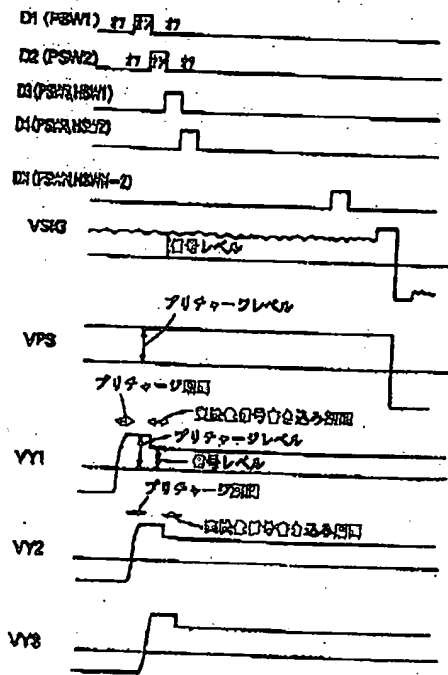
【図6】



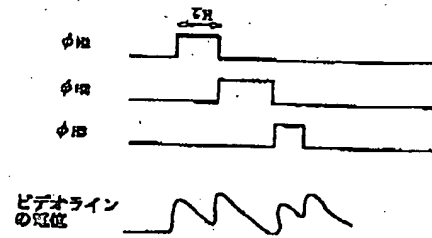
(8)

特開平7-295520

【図7】



【図9】



This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☐ FADED TEXT OR DRAWING

☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.